

PAT-NO: JP359023613A
DOCUMENT-IDENTIFIER: JP 59023613 A
TITLE: PIEZOELECTRIC RESONATOR
PUBN-DATE: February 7, 1984

INVENTOR-INFORMATION:
NAME
SUEYOSHI, MASAOKI
YAMAGAMI, ATSUSHI
IEGI, EIJI

ASSIGNEE-INFORMATION:
NAME COUNTRY
MURATA MFG CO LTD N/A

APPL-NO: JP57133348
APPL-DATE: July 29, 1982

INT-CL (IPC): H03H009/17, H03H009/24
US-CL-CURRENT: 310/324, 333/194

ABSTRACT:

PURPOSE: To reduce breakdowns of diaphragms and to lead out lead lines easily by providing a dielectric thin film over a substrate where a piezoelectric thin film and electrodes are formed and then performing an anisotropic etching treatment.

CONSTITUTION: The lower electrode 23, piezoelectric thin film 24, and the upper electrode 25 are formed successively on one surface 20a of the substrate including a silicon wafer 20. Then, the dielectric thin film 26 which is not corroded by an anisotropic etchant is formed covering the piezoelectric thin film 24 and electrodes 23 and 25. Then, the other surface of the

wafer 20 is

treated by anisotropic etching to form a recessed part 27, i.e. diaphragm.

Then, openings 28 and 29 which pierce the electrodes 23 and 25 are formed in

the dielectric thin film 26. Thus, aftertreatments following the diaphragm

formation are reduced to reduce the breakdown of the diaphragm.

Further, the

openings 28 and 19 make it easy to lead out lead wires.

COPYRIGHT: (C)1984, JPO&Japio

⑬ 日本国特許庁 (JP)

⑭ 特許出願公開

⑫ 公開特許公報 (A)

昭59—23613

⑮ Int. Cl.³
H 03 H 9/17
9/24

識別記号

庁内整理番号
7190—5 J
7190—5 J

⑯ 公開 昭和59年(1984) 2月 7日

発明の数 1
審査請求 未請求

(全 3 頁)

⑭ 圧電共振子

長岡京市天神二丁目26番10号株
式会社村田製作所内

⑰ 特 願 昭57—133348

⑱ 発 明 者 家木英治

⑲ 出 願 昭57(1982) 7月29日

長岡京市天神二丁目26番10号株
式会社村田製作所内

⑳ 発 明 者 末吉正昭
長岡京市天神二丁目26番10号株
式会社村田製作所内

㉑ 出 願 人 株式会社村田製作所

長岡京市天神 2 丁目26番10号

㉒ 発 明 者 山上敦士

明 細 書

1. 発明の名称

圧電共振子

2. 特許請求の範囲

少なくともシリコンウエハーを含む基板の一方
面上に、下部電極、圧電性薄膜および上部電極が
順次形成され、圧電性薄膜および上、下部電極を
覆うように誘電体薄膜が形成され、基板の他方面
に圧電性薄膜と対向する凹部が形成され、誘電体
薄膜に電極に通ずる開口が形成されたことを特
徴とする圧電共振子。

3. 発明の詳細な説明

本発明はシリコンウエハーなどの基板上に圧電
性薄膜を形成するとともに圧電性薄膜と対向する
シリコンウエハーの他面に異方性エッチング処理
で凹部を形成した、バルク波を利用した高周波用
圧電共振子に関する。

このような圧電共振子は、[FUNDAMENTAL
MODE VHF/UHF BULK ACOUSTIC WAVE
RESONATORS AND FILTERS ON SILI-

CON] 1980 ULTRASONIC SYMPOSIUM
P.829~833 や [ZnO/SiO₂-DIAPHRAGM
COMPOSITE RESONATOR ON A SILICON
WAFER] ELECTRONICS LETTERS 9th
July 1981 Vol.17 No.14 P.507~509 に開示
されており、第1図および第2図に示す構造をと
る。

第1図の共振子は、シリコンウエハー1の一方
面1a上から所定の深さだけボロン等をドーブシ
た(記号2で示す)のち、他方面1bを異方性エ
ッチング処理にて凹部3を形成してシリコンウエ
ハー1に厚みの薄い部分(ダイアフラム)1cを
形成し、次いで、シリコンウエハー1の一方面1
a上にダイアフラム1c上を含んでA1などを蒸
着して下部電極4を形成し、この電極4を含むシ
リコンウエハー1上にスパッタリングなどにより
ZnOなどの圧電性薄膜5を形成し、さらに圧電
性薄膜5上に少なくとも下部電極4と対向させて
A2などを蒸着して上部電極6を形成したもので、
電極4、6間に電気信号を加えて圧電性薄膜5の

圧電効果によりその薄膜5を振動させることにより、圧電性薄膜5とシリコンウエハー1のダイアフラム10との複合体を振動させ、その複合体の厚み振動を利用して100MHz以上の高周波数領域で有利に動作させ得るものである。

上述した圧電共振子は、シリコンウエハー1に異方性エッチング処理を施して81のダイアフラム10を作成したのち、下部電極4、圧電性薄膜5および上部電極6を形成するようにしている。しかし、そのダイアフラム10は厚みが数μmで機械的強度が弱いものであるから、ダイアフラム10作成後の、超音波洗浄の工程、上、下部電極や圧電性薄膜形成の工程において、徹底的に処理するとダイアフラム10が破損する率が高いという事実が見い出された。しかも、後工程だけでなく、異方性エッチング処理を加す際にもダイアフラム10が破損し、シリコンウエハー1が使用不能になる率も高く、全体としての破損する率は非常に高いものである。また、上記した構造では、工程を逆転させて、圧電性薄膜5を形成したのち

ダイアフラム10を作成しようとした場合、異方性エッチング処理時に圧電性薄膜5や電極4、6が、ピロカテロール、エチレンジアミンおよび水からなる異方性エッチング液におかされ圧電機能を果たさなくなる。

第2図のものは、シリコンウエハー7の一方面上に810、の膜8を形成し、他方面に異方性エッチング処理を施して810、膜8まで達する凹部9を形成することにより810、のダイアフラム80を作成したのち、第1図のものと同様に下部電極4、圧電性薄膜5および上部電極6を順次形成するようにしたものである。この圧電共振子も810、のダイアフラム80が破損しやすいという欠点がある。

第3図は、既に本件出願人が提案したもので、一方面上から所定深さだけボロン等をドーブした(記号11で示す)シリコンウエハー10の一方面面に810、膜12を形成し、他方面を異方性エッチング処理してドーブ層まで凹部13を形成することにより、81と810、の二層構造からなるダ

イアフラム14を作成したのち、第1図のものと同様に下部電極4、圧電性薄膜5および上部電極6を順次形成するようにしたものである。この圧電共振子^{の製造方法}もまた81と810、のダイアフラム14が破損しやすいという欠点がある。

そこで本発明は、異方性エッチング処理の工程と圧電性薄膜形成の工程とを逆転させて、圧電性薄膜の形成後に異方性エッチング処理でき得る構造とし、同時に圧電性薄膜の保護機能をもたせて後工程での取扱いを楽にし、なおかつリード引出しも容易にできるようにすることを目的とする。

以下、本発明の実施例を図面を参照しつつ詳述する。

第3図において、一方面20aから所定量ボロンをドーブした(ドーブ層を21で示す)シリコンウエハー20の一方面20a上に、810、膜22が熱酸化処理、スパッタリング、蒸着、イオンプレーティング、CVDなどの方法で形成されている。この810、膜22上にAg、Cu、Al、Auなどの金属を蒸着して下部電極23が形成され、

この電極23を含む810、膜22上に、スパッタリング、イオンプレーティング、CVDなどの方法によりZnO、AlN、CdSなどの圧電性薄膜24が形成され、さらに、下部電極23と一部を対向させて圧電性薄膜24上から810、膜22上にかけてAg、Cu、Al、Auなどからなる上部電極25が蒸着により形成されている。誘電体膜26は異方性エッチング液におかされず、Al₂O₃、81、N、810、で構成され、ZnO膜24および上、下部電極23、25を覆うように、スパッタリング、イオンプレーティング、CVDにより形成されている。シリコンウエハー20の他方面20bに、ピロカテロール、エチレンジアミン、水からなるエッチング液にて異方性エッチング処理を施してドーブ層21までの凹部27が形成されている。誘電体膜26に上、下部電極23、25に通ずる開口28、29が形成されている。

本実施例によれば、圧電性薄膜24および上、下部電極23、25が誘電体膜26により覆われているので、圧電性薄膜24の形成後に、異方

性エッチング処理による凹部27の形成が可能となる。したがって、シリコンウエハー20、 SiO_2 膜22、 ZnO 膜24、上、下部電極23、25からなる多層構造の状態で異方性エッチング処理を施すことができ、しかもドーブ層21に SiO_2 膜22が接着され、この SiO_2 膜22に圧電性薄膜24などが接着され、かつその接着がスパッタリングなどで強固になされているので、異方性エッチング処理時にドーブ層21や SiO_2 膜22のダイアフラムの部分が破損する率が非常に少なくなる。また、ダイアフラムがドーブ層21、 SiO_2 膜22、圧電性薄膜24の多層構造で構成され、かつ異方性エッチング処理した後の工程数が少なくなるので、後工程における破損の確率が大幅に小さくなり、収率が向上する。また、圧電性薄膜24が誘電体薄膜26にて覆われているので、圧電性薄膜24の保護がはかれ、経時変化が少なくなる。さらに、コンタクトホールとなる開口28、29を通してリード接続が簡単に行える。

上記実施例では基板としてドーブ層を作成しか

つ SiO_2 膜を形成したシリコンウエハーを示しているが、本発明によれば、ドーブ層を作成しただけのシリコンウエハー、あるいは SiO_2 膜を形成したシリコンウエハーを用いてもよく、要は少なくともシリコンウエハーを含む基板であればよい。さらに本発明では、特にシリコンウエハーにドーブ層を作成した場合には、そのドーブ層を下部電極として動作させ、 Al 蒸着などによる下部電極を省略することができる。

4. 図面の簡単な説明

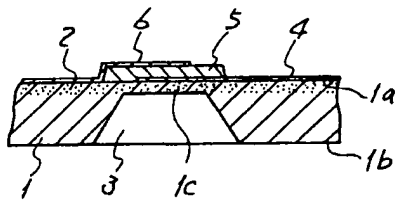
第1図、第2図および第3図は従来の圧電共振子の断面図、第4図は本発明に基づく圧電共振子の断面図である。

20はシリコンウエハー、24は圧電性薄膜、23、25は電極、26は誘電体薄膜、27は凹部、28、29は開口である。

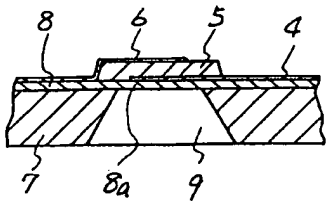
特許出願人

株式会社 村田製作所

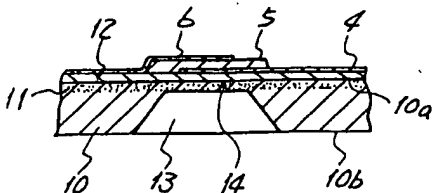
第1図



第2図



第3図



第4図

